

# SMPS에서 EMI Noise 문제의 원인과 해결

SMPS(Switching Mode Power Supply)는 이름에서 의미하듯이 스위칭(switching)을 기본 동작으로 하는 회로이기 때문에 노이즈(noise)에서 자유로울 수 없다. SMPS에서 발생하는 노이즈는 도선을 타고 전달(conduct)되거나 공기를 통해서 방사(radiation)된다. 많은 사람들이 이 노이즈 문제 때문에 골치를 앓는데, 그 이유는 노이즈에 대해서 잘 모르기 때문이다. 본 문서는, 왜 노이즈가 발생되는지, 발생된 노이즈의 특성이 어떤지, 그리고 노이즈가 어떻게 전달이 되는지 등에 대해서 기술한다. 그리고 어떻게 적절하게 노이즈를 억제할 수 있는지에 대해서도 설명을 한다. 노이즈 발생 원인과 특성에 대해서 알면 해결책을 찾는 일이 어렵지 않을 것이다.

김 선 환

EEUN Technology

## 내용

|                              |    |
|------------------------------|----|
| 노이즈의 종류.....                 | 3  |
| DM 노이즈.....                  | 4  |
| CM 노이즈.....                  | 4  |
| 노이즈의 전달 경로.....              | 5  |
| 노이즈의 발생원.....                | 6  |
| 1차 노이즈 방지 대책.....            | 7  |
| 트랜지스터 노이즈 방지책.....           | 7  |
| 다이오드 노이즈 방지책.....            | 8  |
| 트랜스포머 노이즈 방지책.....           | 10 |
| PCB 노이즈 방지책.....             | 12 |
| 2차 노이즈 방지 대책(필터 사용).....     | 13 |
| CM 노이즈 필터.....               | 13 |
| DM 노이즈 필터.....               | 14 |
| LC필터.....                    | 15 |
| 3차 노이즈 방지 대책(Shielding)..... | 16 |

# 노이즈의 종류

노이즈는 크게 2가지로 구분 된다. 하나는 DM(Differential Mode) 노이즈이고(그림 1a), 다른 하나는 CM(Common Mode) 노이즈(그림 1b)이다.

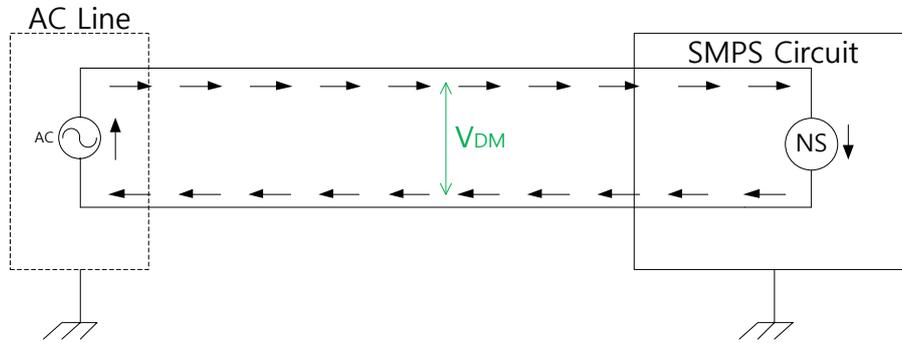


그림. 1a

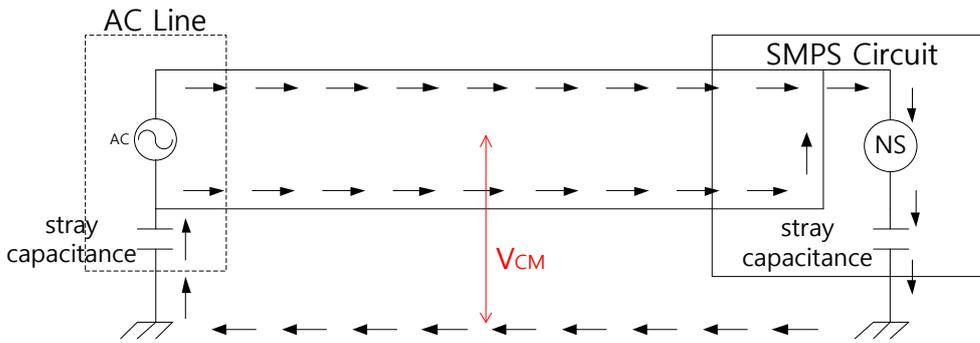


그림. 1b

DM 노이즈는 전원(혹은 신호)을 공급하는 두 라인 사이에 전압 차( $V_{DM}$ )를 유발하는 노이즈로 두 라인을 흐르는 전류는 서로 반대 방향을 가지고 있다. 전원(혹은 신호)의 흐름도 두 도선 간에 방향이 반대라는 점에서 유사하지만, 노이즈는 원하지 않는 성분이라는 점이 크게 다르다.

CM 노이즈는, 전류가 흘러서는 안 될 그라운드(earth 혹은 샤시 그라운드)로 흐름에 따라서, 전원(혹은 신호)을 공급하는 두 라인을 통해서 전류가 흘러, 두 라인과 그라운드 사이에 전압이 발생하는 노이즈이다. 따라서 두 라인을 흐르는 전류는 방향이 동일하다. 정상 상태에서,  $V_{CM}$ 은 0V가 되어야 하지만 CM 노이즈가 발생하면  $V_{CM}$ 은 0V가 아니다.

## DM 노이즈

MOSFET이나 diode의 스위칭 전류와 자기 커플링(magnetic coupling)때문에 발생한다.

노이즈 전류는 load에 의존하고,  $L_p$ 와  $C_p$ 의 영향을 받는다(그림 2).  $C_p$ 의 ESR과 ESL 때문에  $C_p$ 의 성능이 떨어지면 DM 노이즈는 증가한다.

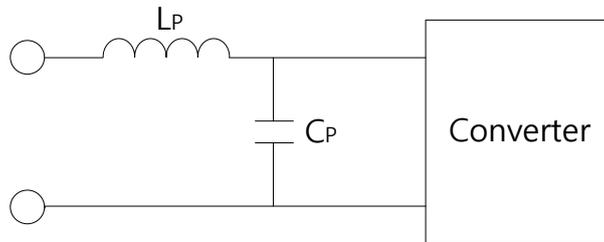


그림. 2

line과 neutral 사이의 어떤 경로(path)에서 노이즈 에너지를 소모한다.

과도한 노이즈는 정류 다이오드의 p-n junction을 파괴할 수 있고, transformer insulation을 breakdown시킬 수 있다.

DM 전류는 주로 저주파 영역에서 문제를 일으킨다.

DM 노이즈는 쉽게 예측 가능하다.

## CM 노이즈

높은 스위칭 전압이 존재하는 곳에 capacitive coupling path가 그라운드로 형성되면 CM 노이즈가 발생한다. 예컨대, high frequency 성분이 transformer로 coupling되거나 parasitic 혹은 stray capacitance를 가진 경로(path)를 따라 흐를 때 CM 노이즈가 발생한다.

CM 노이즈는 전압과 기생 capacitance에 의존한다.

CM 전류는 고주파 영역에서 문제를 일으킨다.

CM 노이즈에게 고주파 트랜스포머는 단지 coupling capacitor이다.

적절치 않은 PCB 패턴은 SMPS 내에 stray capacitance path를 형성 시킬 수 있다.

Stray capacitance는 부품 간 혹은 부품과 ground 간에도 형성 될 수 있다.

다양한 stray path 때문에 CM 노이즈를 예측하기는 매우 어렵다.

## 노이즈의 전달 경로

노이즈는 그림 1에 묘사된 것처럼 도선(conductor)을 통해서 외부로 전달 되기도 하고, 그림 3 처럼 공기 중으로 방사되어 외부로 전달 되기도 한다.

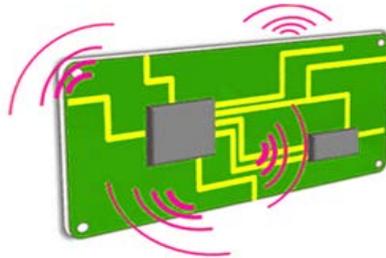


그림. 3

도선을 통해 전달되는 노이즈는 150kHz ~ 30MHz 성분이 주요하고, 방사 노이즈는 30MHz ~ 1GHz 성분이 주요하다. 방사 노이즈는 주파수 특성상 CM 노이즈이다.

## 노이즈의 발생원

트랜지스터를 on/off 하는 것(switching)은 고주파 노이즈를 유발한다. 트랜지스터가 off 되는 타이밍에, 높은  $di/dt$ 는 voltage spike와 ringing을 유발한다(그림 4). 트랜지스터의 drain과 source 사이의 전압(VDS)은 높은  $dv/dt$  특성을 갖고 있으므로, switching 시에 발생하는 노이즈는 매우 큰 노이즈이다.

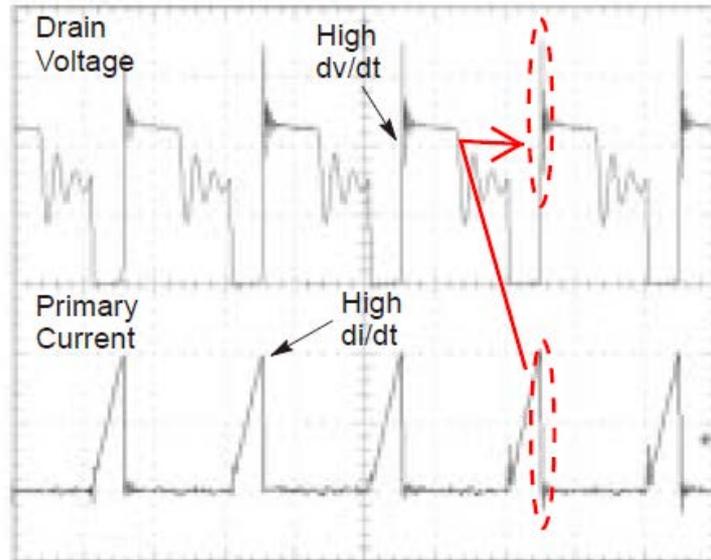


그림. 4

2차 단에 있는 정류 다이오드의 빠른 rising 그리고 falling 전류도 노이즈를 유발한다

noisy한 source에 연결된 패키지의 tab은 방사 노이즈의 안테나가 될 수 있다. Heatsink가 부착되면 안테나 효과는 배가 된다.

노이즈에게 고주파 트랜스포머는 단지 coupling capacitor이므로, 트랜스포머는 노이즈가 전달되는 경로를 제공할 수 있다. 높은  $dv/dt$ 를 가진 MOSFET의 drain 핀 포인트에서 트랜스포머는 쉽게 접근할 수 있는 capacitive path이다.

부적절한 PCB 패턴 및 배치는 자기장을 유발하여 노이즈를 발생시킨다.

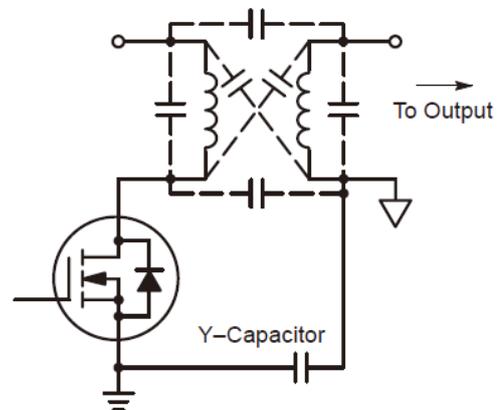


그림. 5

# 1차 노이즈 방지 대책

## (Noise Source에서 노이즈 발생 최소화)

노이즈를 막는 가장 좋은 방법은 노이즈 소스에서 발생하는 노이즈를 최소화 하는 것이다. 그렇게 해도 노이즈가 크면, 필터를 사용하여 노이즈를 억제하고, 그래도 안 될 경우 쉴드(shield)를 사용한다. 이 순서를 지키는 것은 매우 중요하다.

### 트랜지스터 노이즈 방지책

트랜지스터의 고주파 노이즈를 줄이기 위해서, 높은  $dv/dt$  경로는 가능한 한 최소가 되어야 한다(그림 6). 경로가 줄면 노이즈를 방사하는 안테나 크기가 줄어든다.

높은  $di/dt$  loop는 방사되는 magnetic field에 기인하여 노이즈를 유발하므로, loop 면적을 가능한 한 최소화 한다(그림 6).

Decoupling 성능을 최대화 하기 위해서 capacitor의 ESR을 최소화 되어야 한다(그림 6).

스너버(snubber)를 달아서  $dv/dt$ 를 slow하게 할 수 있다(그림 6).

그림 7과 같이 하면 turn-off degrading없이 스위칭을 slow down 시킬 수 있다.

PWM의 duty를 높이면, 고주파 노이즈 성분을 감소시킬 수 있다.

패키지의 tab을 상대적으로 깨끗한(quiet)한 source에 연결하면 CM 노이즈를 줄일 수 있다.

heatsink의 부착은 clean 그라운드처럼 깨끗한 곳에 해야 한다. 필요하다면 decoupling capacitor를 이용해도 된다.

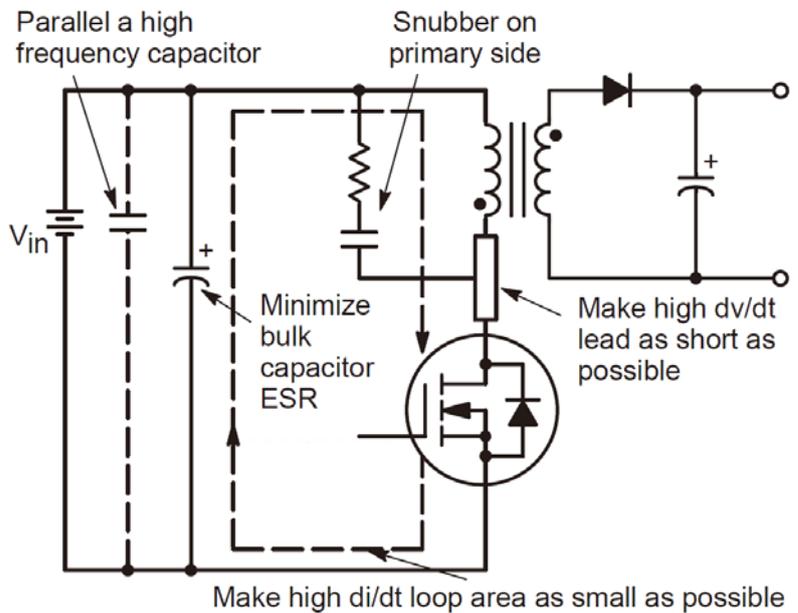


그림. 6

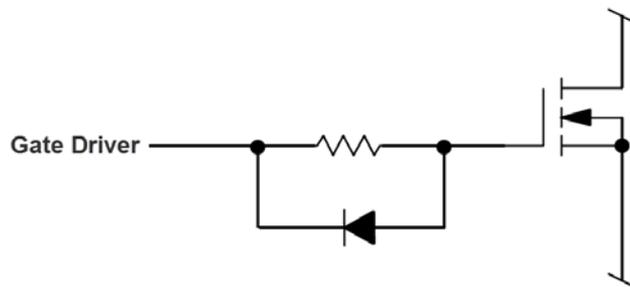


그림. 7

## 다이오드 노이즈 방지책

고주파에서 역 누설 전류(reverse leakage current)의 효과는 매우 치명적일 수 있다. 따라서 역 누설 전류를 줄이기 위해서 reverse recovery time( $t_{rr}$ )이 가급적 짧은 것을 선택하는 것이 바람직하다. 또한 soft recovery diode는 hard recovery diode보다 스위칭 노이즈가 훨씬 적다. 그림 8의 출력 전압에 나타난 노이즈 파형은 그림 8(b) 때문이다.

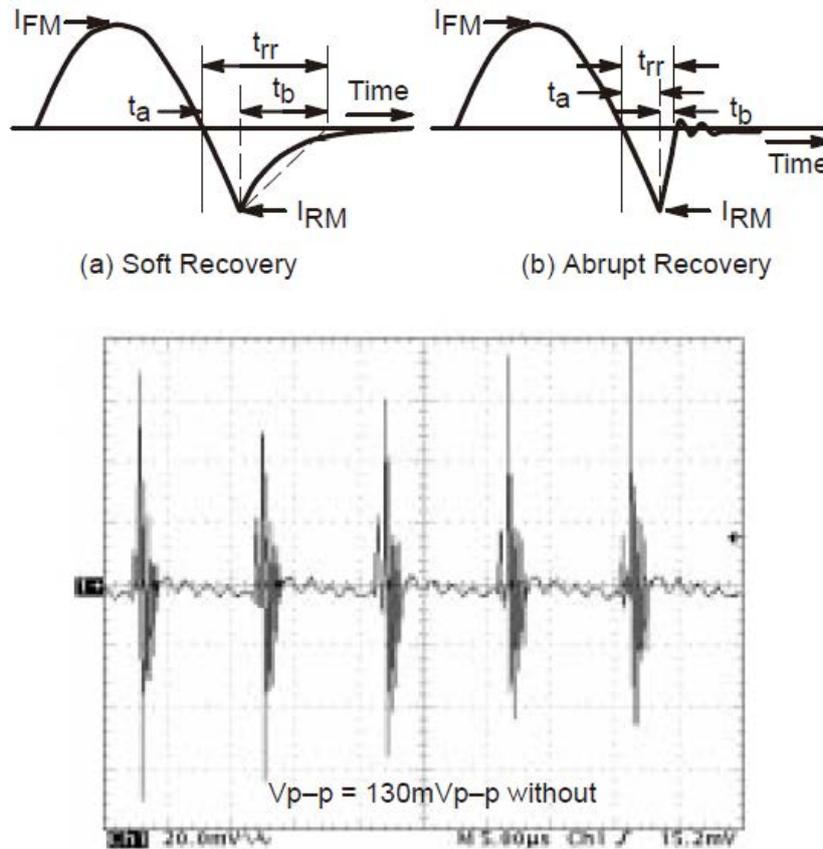


그림. 8

다음 표는 다이오드의 타입과 recovery 특성을 보여준다.

| Diode 타입           | Recovery 특성 | $t_{rr}$             |
|--------------------|-------------|----------------------|
| General purpose    | Soft        | Very slow, 1 $\mu$ s |
| Fast recovery      | Soft        | Slow, 150ns          |
| Ultrafast recovery | Very abrupt | Fast, 25-100ns       |
| Schottky           | Soft        | No recovery time     |

표. 1

recovery 파형을 soft하게 하기 위해서 스너버가 사용될 수 있다(그림 10). 그림 9는 스너버가 사용되었을 때의 효과를 보여 준다. 출력 파형에 노이즈가 그림 8 과 대비해서 많이 줄어들었다.

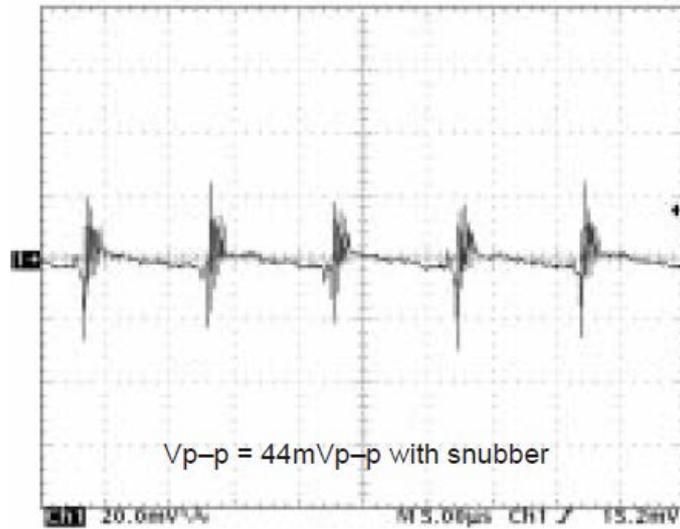


그림. 9

출력 다이오드의 전압도 트랜지스터와 마찬가지로 높은 dv/dt 특성을 갖기 때문에 이 부분의 lead를 최대한 짧게 하는 것이 좋다(그림 10).

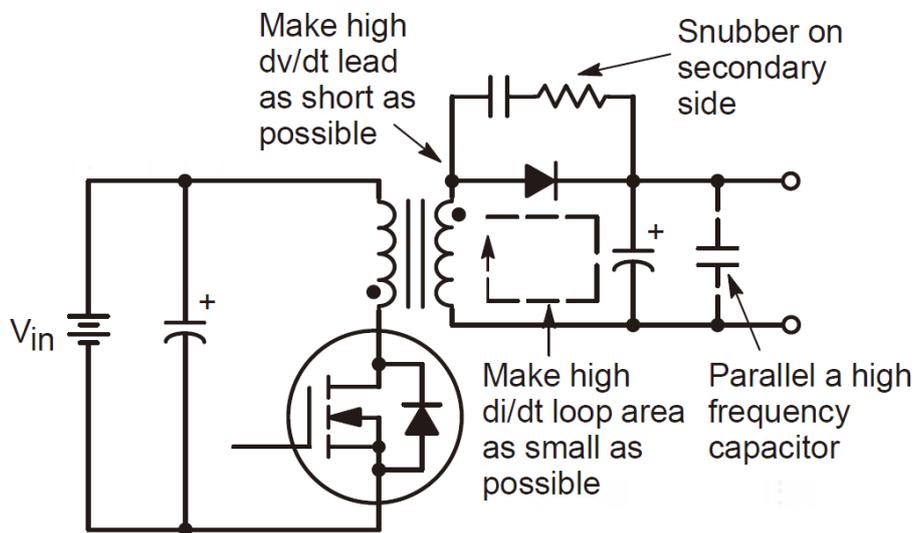


그림. 10

## 트랜스포머 노이즈 방지책

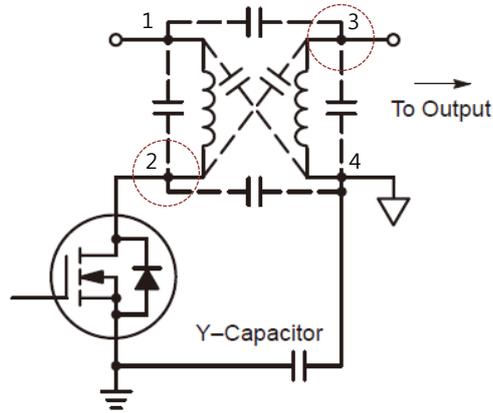


그림. 5b

노드 2와 3은 심한  $dv/dt$ 에 의한 전류가 존재하는 곳으로 stray capacitance가 발생하지 않도록 주의해야 한다. 예컨대 노드 2와 4를 커패시터(capacitor)로 연결하면 EMI 성능이 매우 나빠진다. 마찬가지로 노드 3을 직접적으로 RTN(접지)노드로 연결하는 것은 EMI를 나쁘게 한다.

트랜스포머의 기생(parasitic) 커패시턴스는 CM 노이즈의 커플링을 1차와 2차 간에 유발할 수 있는데, Y-capacitor를 사용하면(그림 5b), 노이즈가 1차측으로 돌아갈 수 있는 경로를 제공한다(그림 11). 유사하게 노드 1과 4 사이의 커패시터는 EMI 노이즈를 줄이는데 중요한 역할을 한다.

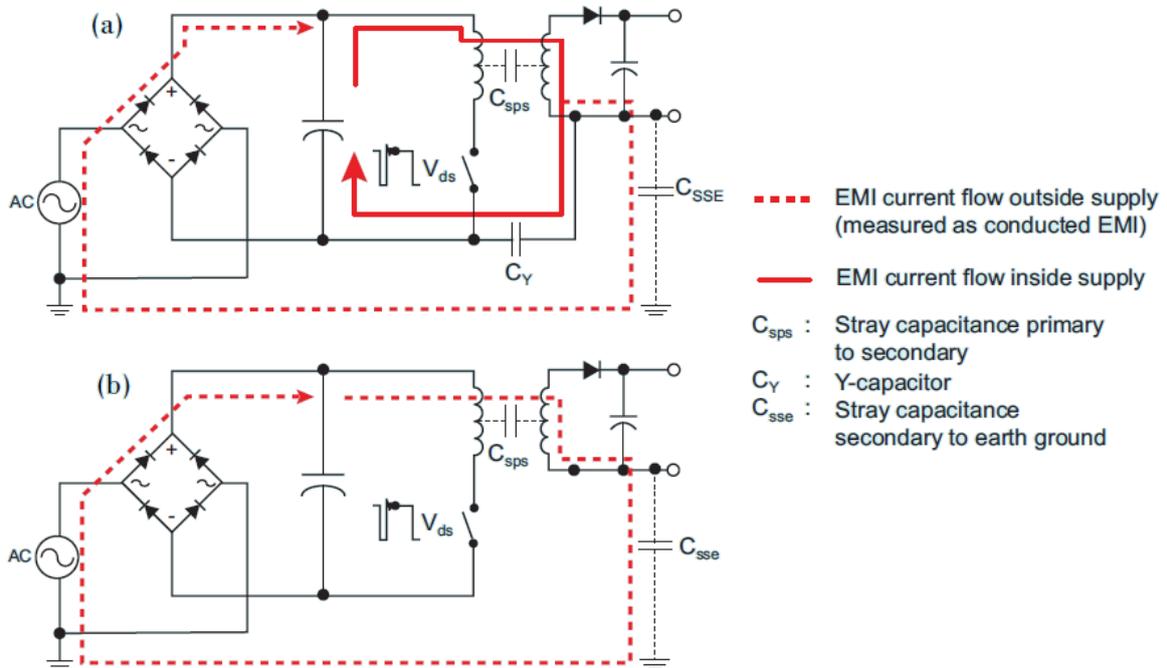


그림. 11

트랜스포머 제작 시 다음 사항에 주의 한다.

Gap 사이에서 발생하는 fringing field는 CM 노이즈를 유발하는 magnetic flux leakage를 유발할 수 있다. 따라서 Center-gap transformer를 사용하는 것이 좋다.

stray magnetic field에 의해 유발 되는 EMI를 줄이기 위해서 transformer flux band를 사용할 수 있다(그림 12).

MOSFET의 drain으로 연결되는 winding end는 보빈(bobbin) 제일 안쪽에 감는 것이 좋다. 왜냐하면 바깥쪽에 감기는 winding이 noisy한 primary winding의 반쪽을 shield하기 때문이다.

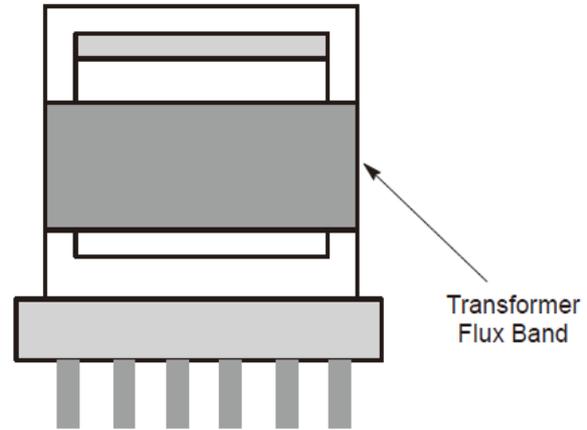
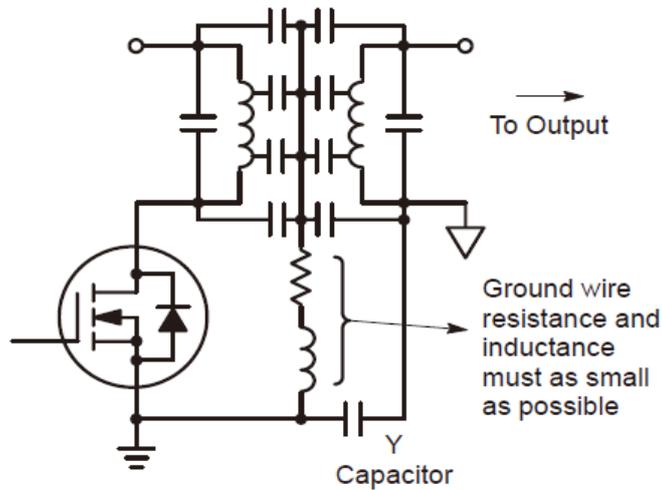
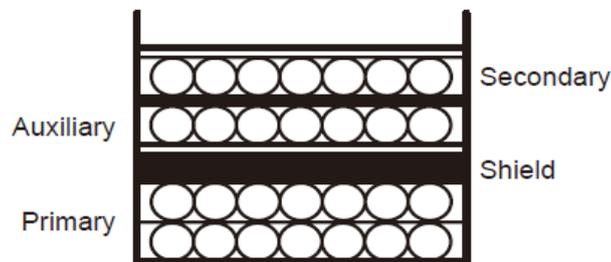


그림. 12

1차측과 2차측 사이에 실드를 추가한다. 방법은 wire layer를 추가해서 보빈 폭 전체를 감는다. 한쪽 끝은 floating으로 두고 다른 끝은 1차측 ground에 연결한다. 이 때, ground로 연결되는 lead의 resistance와 inductance가 가능한 한 작게 한다(그림 13).



Transformer and Shield



Example

그림. 13

## PCB 노이즈 방지책

입력과 출력은 그림 14처럼 가능한 한 멀게 한다. 자기 커플링이 일어날 수 있기 때문이다.

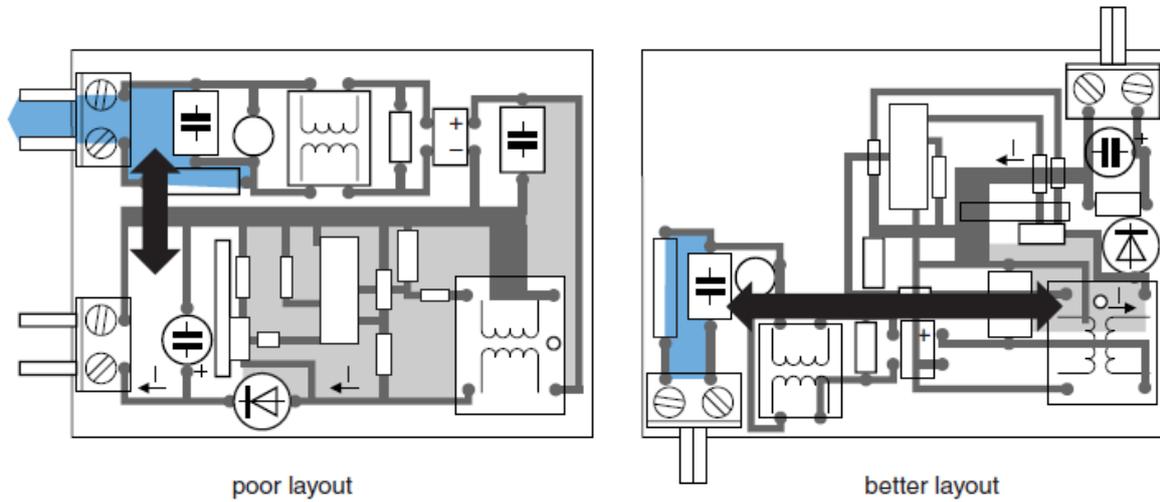


그림. 14

벌크 커패시터와 트랜스포머(혹은 인덕터) 그리고 MOSFET으로 구성되는 loop의 면적을 최소화 해야 한다(그림 6).

2차측 다이오드와 벌크 커패시터 트랜스포머로 구성되는 loop의 면적을 최소화 해야 한다(그림 10).

One point ground을 해야 한다(그림 15).

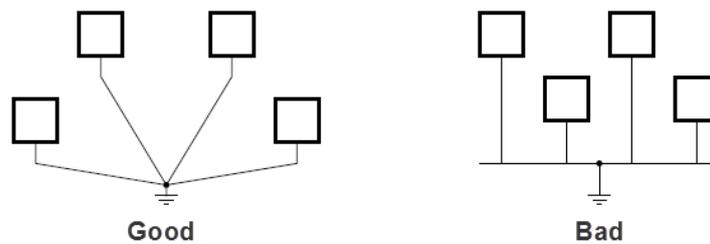


그림. 15

패턴의 굵기는 가능한 한 두껍게 한다(특히 그림 5b의 노드 2와 3).

Return path를 plane으로 하는 것은 바람직하다. 단, coupling되지 말아야 할 곳은 피해야 한다.

Capacitor의 lead는 최대한 짧게 한다. Capacitor와 연결되는 PC traces 또한 최대한 짧게 한다.

## 2차 노이즈 방지 대책(필터 사용)

1차 측은 L과 C로 구성되는 EMI 필터를 사용하고, 2차 측은 일반적으로 LC 필터를 사용한다. 주의해야 될 사항은 높은 동작 전류로 인해서 인덕터(inductor)가 포화(saturation)되지 않도록 해야 한다.

### CM 노이즈 필터

그림 16와 같이 common mode choke를 사용하거나 Y-capacitor를 사용해서 CM 노이즈를 차단할 수 있다.

CM 인덕터는 일반적으로 큰 값을 갖는다(약 1mH ~ 50mH). Y 커패시터는 capacitor failure시에 위험한 전기 충격을 유발할 수 있다. 따라서 커패시터의 short circuit 가능성을 제거할 수 있도록 높은 전기적 기계적 신뢰성을 가져야 한다. 안전 규정에 의해서 Y 커패시터의 값은 제한된다(수 nF를 넘을 수 없다. 그래서 그래서 큰 CM inductor 값이 필요하다). Y capacitor의 위치는 그림 16(b) 외에 그림 5의 위치에도 놓일 수 있다.

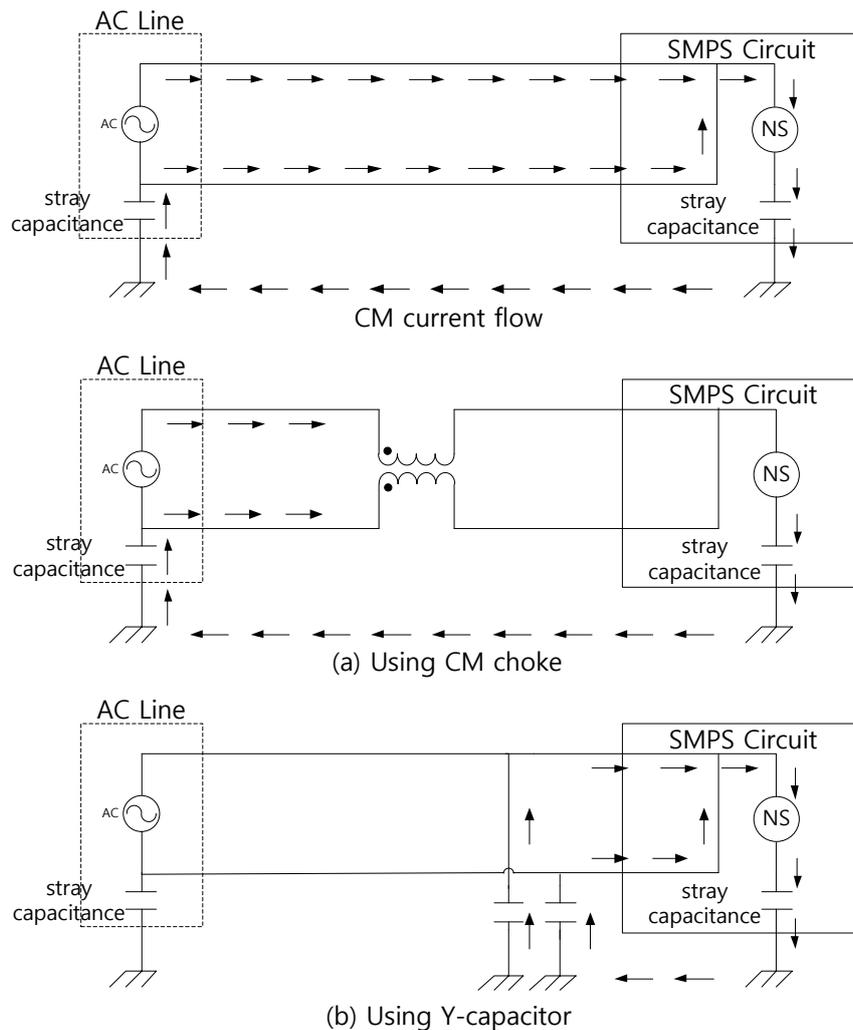


그림 16

## DM 노이즈 필터

그림 17과 같이 X-capacitor를 사용하여 DM 노이즈를 차단할 수 있다. X 커패시터는 두 라인의 밸런스를 맞추어 준다.

X 커패시터는 capacitor failure시에 위험한 전기 충격을 유발하지 않는다. 추가 인덕터(서로 coupled되어도 되고 안 되도 상관 없다)는 DM 노이즈를 감소 시킨다.

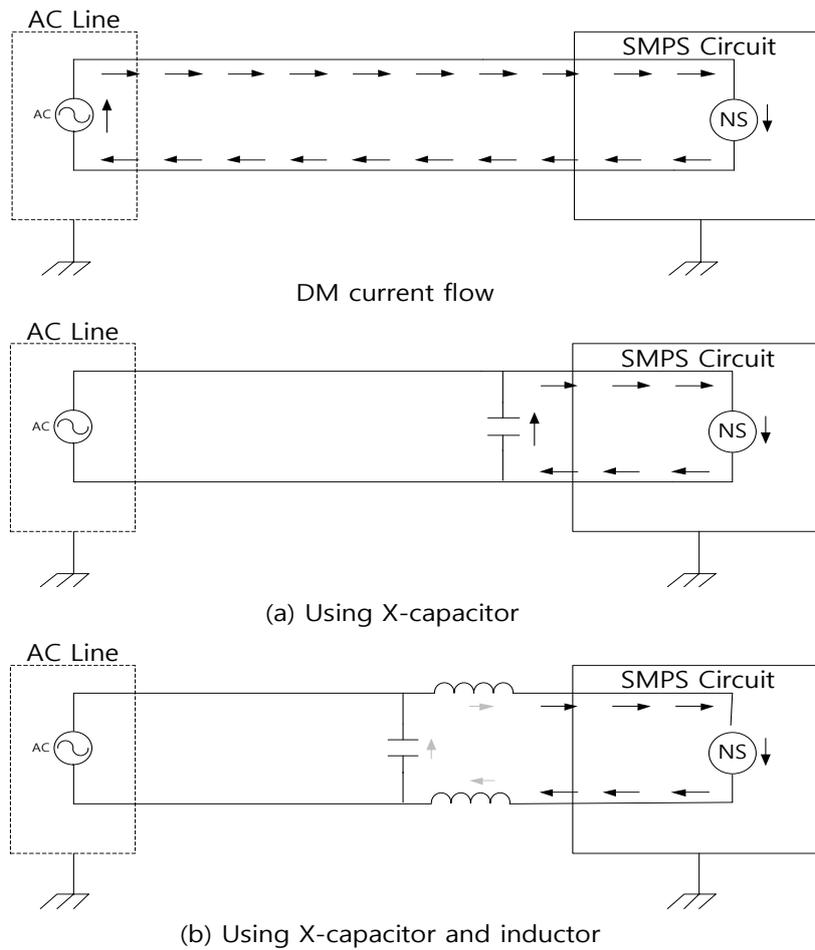


그림. 17

CM 필터와 DM 필터를 모두 결합하면 그림 18와 같다.

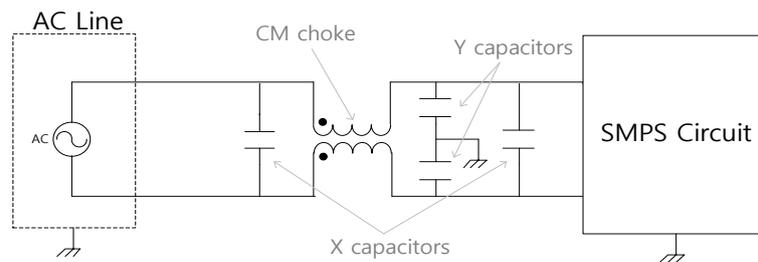


그림. 18

## LC필터

그림 19와 같은 LC필터(low pass filter)를 2차 출력 단계에 두어 고주파 노이즈를 제거한다.

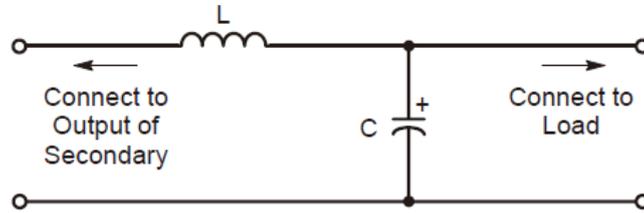


그림. 19

이 때 필터의 L, C 값은 Cut-off frequency를 고려 하여 결정이 된다. L과 C와 cut-off frequency의 관계는 다음과 같다.

$$f = \frac{1}{2 \times \pi \times \sqrt{L \times C}}$$

Cut-off frequency는 switching frequency와 attenuation(-dB)로 결정을 한다.

$$f_c = f_{sw} \times 10^{Att/40}$$

예를 들어, 그림 20(a)를 보면 스위칭 주파수가 190kHz이고 대략 25dB를 초과한다. 따라서 마진 10dB를 더 주어 35dB를 감소시키고 싶으면,  $f_c$ 는 다음과 같다.

$$F_c = 190k * 10^{(-35/40)} = 25.3 \text{ kHz}$$

그림 20는 190kHz에서 최대 peak noise를 갖는 SMPS에 대해서 25kHz cut-off frequency를 갖는 필터를 적용하였을 때의 결과를 보여준다.

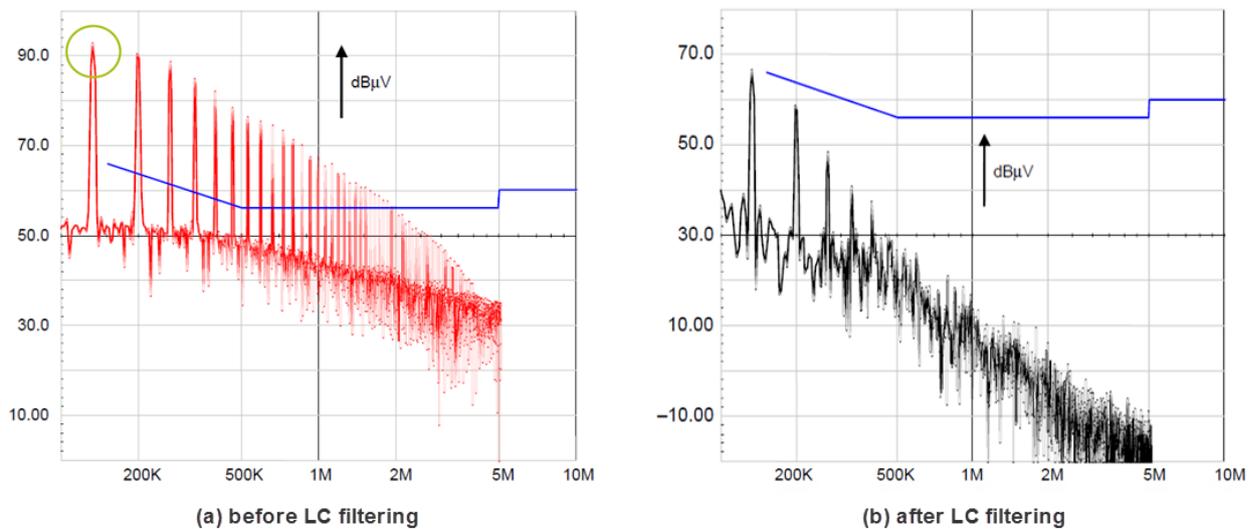


그림. 20

### 3차 노이즈 방지 대책(Shielding)

패러데이 케이지(Faraday cage: 이후로 쉴드 케이스라 부른다)라 불리는 케이스로 SMPS를 감싸면(enclosed) 전자파를 차단할 수 있다.

쉴드 케이스가 전자파를 쉴드 하는 원리는 다음과 같다. 쉴드 케이스 안쪽에서 전기장이 쉴드 케이스 conductor 내부에 있는 charge carrier(주로 electrons)를 force하면, current가 만들어져서 charges를 재배열한다. charges가 재배열되고 나면 그것은 쉴드 케이스 바깥쪽으로 인가되는 field를 cancel시키고 전류는 멈춘다. 반대로 케이스 바깥쪽에 전기장이 있을 때에도 위와 같은 이유로 안쪽으로 들어오는 field를 cancel시키고 전류는 멈춘다.

쉴드 케이스가 unground 되었을 경우, 케이스 안쪽에 field(charge)가 있다고 하면, 케이스 conductor의 내부의 안쪽 면은 field를 막으려고 charge될 것이다. 그러나, 이렇게 형성된 charge는 케이스 conductor 내부에서 다른 charge를 유발시킨다. 즉, 케이스 conductor 내부의 바깥 면을 안쪽에 있는 field(charge)와 같은 sign과 magnitude로 charge시킨다. 결과적으로 케이스 안쪽 field(charge)는 케이스 conductor 내부 안쪽 면과 서로 상쇄되고 케이스 conductor 내부 바깥 면의 charge 분포는 영향을 받지 않는다. 따라서 케이스 자신이 마치 안에 있는 field(charge)처럼 같은 electric field를 만들어낸다(그림 21(b)).

쉴드 케이스가 ground되었을 경우, excess charge는 케이스 conductor 내부 바깥 면으로 가는 대신에 ground로 간다. 그래서, 케이스 conductor 내부 안쪽 면과 케이스 안쪽 field(charge)는 서로 상쇄되고, 케이스 내부의 나머지는 neutral 상태가 된다(그림 21(a)).

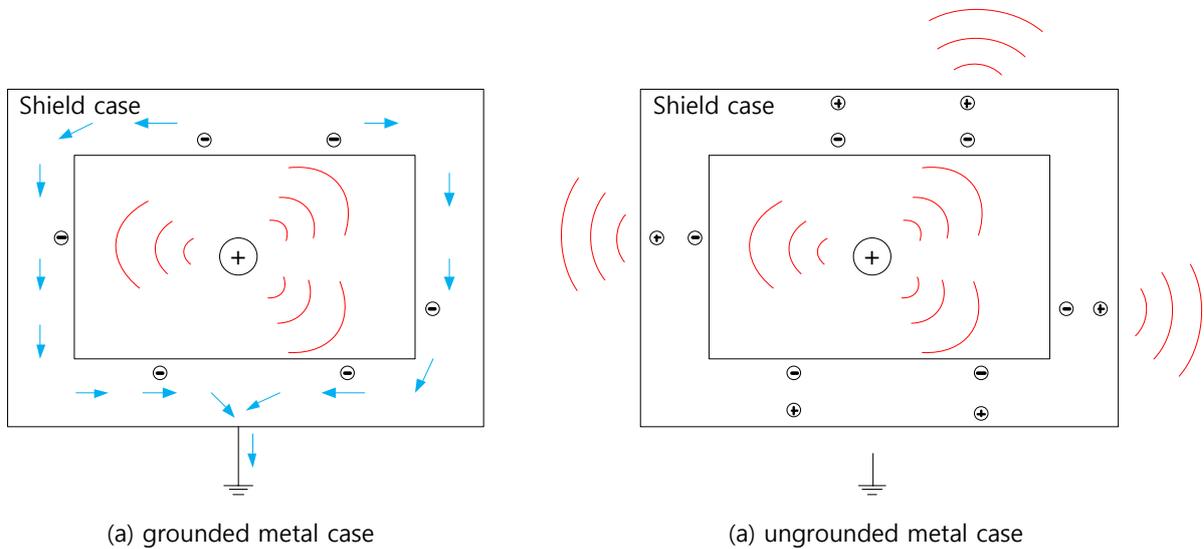


그림. 21

쉴딩 효과는 conductive metal의 geometry(모양, 두께)와 conductive material의 electrical conductivity에 의존한다.

EMI 쉴딩을 위해서 케이스에 conductive paint를 사용할 수 있다.

설딩을 책임지는 부분 사이의 연결은 매우 낮은 impedance를 가져야 한다(그림 22). 그렇지 않으면 쉴드의 효과를 상당히 잃어버릴 수 있다.

EMI 필터는 쉴드 케이스로 들어가고 나오는 와이어의 입구에 설치해야 한다(그림 22).

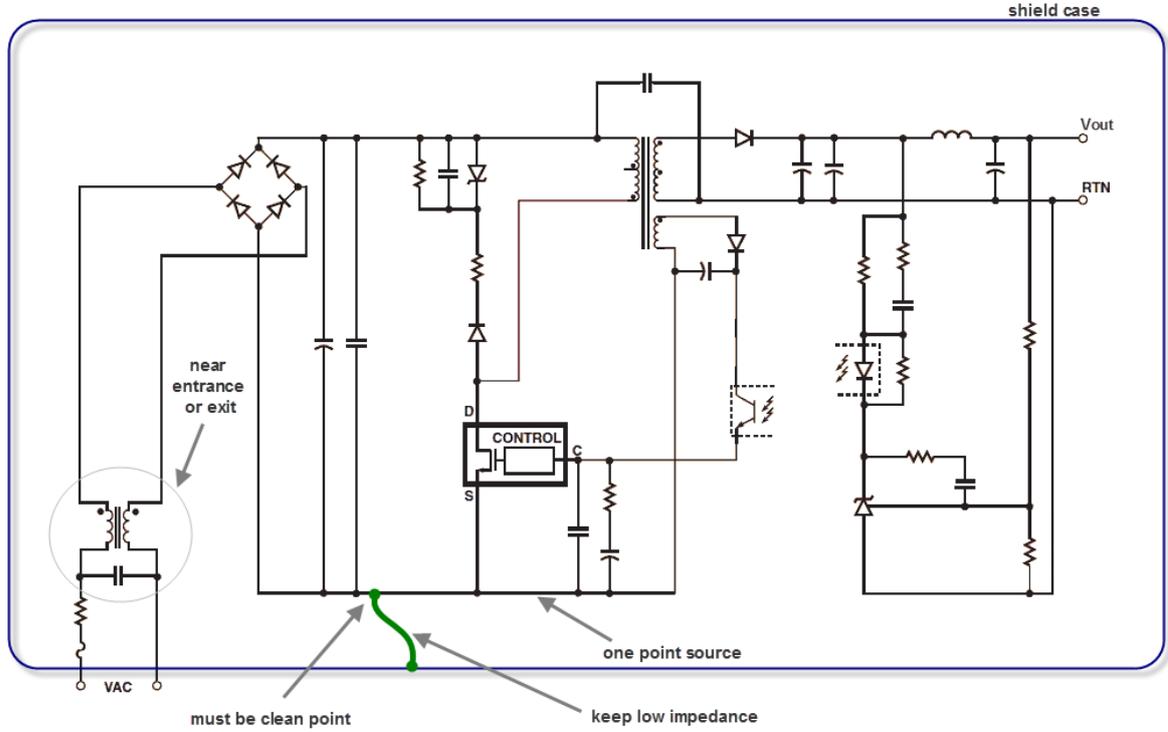


그림. 22